

**THIN-FILM FORMATION METHOD**

Patent Number: JP6291048  
Publication date: 1994-10-18  
Inventor(s): KIRIMURA HIROYA; others: 01  
Applicant(s): NISSIN ELECTRIC CO LTD  
Requested Patent: ☐ JP6291048  
Application Number: JP19920200220 19920702  
Priority Number(s):  
IPC Classification: H01L21/205; C23C16/50  
EC Classification:  
Equivalents: JP2646941B2

---

**Abstract**

---

**PURPOSE:**To suppress the generation of particles and to promote crystallization of a film even in a low-temperature film formation by a plasma CVD method.

**CONSTITUTION:**A modulated high-frequency power for interrupting a source high-frequency signal is supplied between a discharge electrode 8 and a holder/ electrode 6 from a high-frequency power supply 14a. Also, an intermittent negative bias voltage is applied to the holder/electrode 6 in synchronization with the interruption of the high-frequency power from a bias power supply 24.

---

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-291048

(43) 公開日 平成6年(1994)10月18日

(51) Int.Cl.<sup>5</sup>

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 21/205

C 2 3 C 16/50

8116-4K

審査請求 有 請求項の数 2 F D (全 4 頁)

(21) 出願番号

特願平4-200220

(22) 出願日

平成4年(1992)7月2日

(71) 出願人 000003942

日新電機株式会社

京都府京都市右京区梅津高畝町47番地

(72) 発明者 桐村 浩哉

京都府京都市右京区梅津高畝町47番地 日

新電機株式会社内

(72) 発明者 桑原 創

京都府京都市右京区梅津高畝町47番地 日

新電機株式会社内

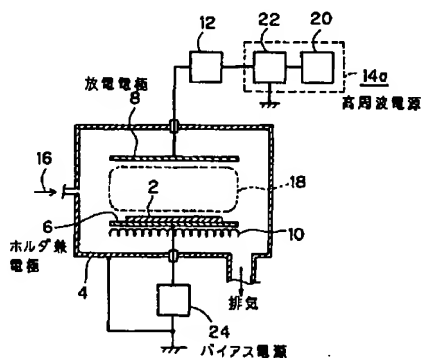
(74) 代理人 弁理士 山本 恵二

(54) 【発明の名称】 薄膜形成方法

(57) 【要約】

【目的】 プラズマCVD法によるものであって、パーティクルの発生を抑制し、かつ低温成膜においても膜の結晶化を促進させることができる薄膜形成方法を提供する。

【構成】 放電電極8とホルダ兼電極6との間に、高周波電源14aから、元となる高周波信号に対してそれを断続させる変調をかけた高周波電力を供給する。かつ、ホルダ兼電極6に、バイアス電源24から、上記高周波電力の断続に同期して断続する負のバイアス電圧を印加する。



1

## 【特許請求の範囲】

【請求項1】 基体を保持するホルダ兼電極とこれに対向する放電電極との間の高周波放電によってプラズマを発生させるプラズマCVD法によって基体の表面に薄膜を形成する薄膜形成方法において、前記放電電極とホルダ兼電極との間に、元となる高周波信号に対してそれを断続させる変調をかけた高周波電力を供給すると共に、前記ホルダ兼電極に、当該高周波電力の断続に同期して断続する負のバイアス電圧を印加することを特徴とする薄膜形成方法。

【請求項2】 前記高周波電力の変調の周波数が100 Hz～1 KHzの範囲内、デューティ比が10～90%の範囲内にあり、前記バイアス電圧のオン期間が前記高周波電力のオン期間内にあり、かつ前記高周波電力のオン時点から前記バイアス電圧のオン時点までの遅延時間が前記高周波電力のオン期間の10～90%の範囲内にある請求項1記載の薄膜形成方法。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は、高周波放電を用いたプラズマCVD法によって、基体の表面に例えばシリコン膜等の薄膜を形成する薄膜形成方法に関する。

【0002】

【従来の技術】 図3は、従来のプラズマCVD装置の一例を示す概略図である。この装置は、いわゆる平行平板型（別名、容量結合型）のものであり、図示しない真空排気装置によって真空排気される真空容器4内に、成膜しようとする基体（例えば基板）2を保持するホルダ兼電極6と放電電極8とを対向させて収納している。ホルダ兼電極6上の基体2は例えばヒータ10によって加熱される。

【0003】 ホルダ兼電極6は接地されており、放電電極8にはマッチングボックス12を介して高周波電源14が接続されており、この高周波電源14から両電極6、8間に高周波電力が供給される。この高周波電力は、従来は連続した正弦波であり、その周波数は通常は13.56 MHzである。

【0004】 このような装置において、真空容器4を真空排気すると共にそこに所要の原料ガス（例えばシラン（SiH<sub>4</sub>）ガスと水素（H<sub>2</sub>）ガスとの混合ガス）を導入し、かつ電極6、8間に高周波電源14から高周波電力を供給すると、両電極6、8間で高周波放電が生じて原料ガス16がプラズマ化され（18はそのプラズマを示す）、これによって基体2の表面に薄膜（例えばシリコン薄膜）が形成される。

【0005】

【発明が解決しようとする課題】 ところが、上記のような従来の成膜方法には、次のような問題がある。

【0006】 ① 電極6、8間には単なる高周波電力を供給するだけであるから、プラズマ18の状態、取り分

2

けその中のラジカル（活性種）の制御ができず、従って、CVD法で問題となる、不要なラジカルの生成に伴うパーティクル（粉塵）の発生を抑制することができない。

【0007】 ② プラズマ18中の負帯電粒子が集まってそれがパーティクルとして基体2に付着するのを抑制することができない。

【0008】 ③ 低温成膜においては、基体2の表面に形成される膜の結晶化を起こすためのエネルギーが膜に十分に与えられないので、膜の結晶化が期待できない。結晶化膜を得るためには、成膜後、高温アニール、レーザアニール等の熱処理が必要になり、そのぶん工程が増える。

【0009】 そこでこの発明は、プラズマCVD法によるものであって、パーティクルの発生を抑制し、かつ低温成膜においても膜の結晶化を促進させることができる薄膜形成方法を提供することを主たる目的とする。

【0010】

【課題を解決するための手段】 上記目的を達成するため、この発明の薄膜形成方法は、前記放電電極とホルダ兼電極との間に、元となる高周波信号に対してそれを断続させる変調をかけた高周波電力を供給すると共に、前記ホルダ兼電極に、当該高周波電力の断続に同期して断続する負のバイアス電圧を印加することを特徴とする。

【0011】

【作用】 プラズマ中には、良質な膜を形成するのに寄与するラジカルと、膜形成に不必要でパーティクルの原因となるラジカルとが混在する。一般的に、前者は寿命が比較的長く、後者は寿命が比較的短い。そこで上記のように、断続変調をかけた高周波電力を用いることにより、良質な膜形成に寄与するラジカルの優先生成および不必要なラジカルの抑制が可能になり、これによってパーティクルの発生を抑制することができる。

【0012】 また、ホルダ兼電極に上記のように負のバイアス電圧を印加することにより、基体の表面近傍にできるシース領域内のイオンがバイアス電圧によって加速されて基体表面に衝突するので、そのエネルギーによって、低温成膜においても、膜の結晶化を促進させることができる。

【0013】

【実施例】 図1は、この発明の実施に用いたプラズマCVD装置の一例を示す概略図である。図3の従来例と同一または相当する部分には同一符号を付し、以下においては当該従来例との相違点を主に説明する。

【0014】 この実施例においては、従来の高周波電源14の代わりに、任意の波形の高周波信号を発生させることができる高周波信号発生器20と、それからの高周波信号を電力増幅する高周波パワーアンプ22とで構成された高周波電源14aを用いている。そしてこれによって、例えば図2に示すように、元となる高周波信号に

3

対してそれを周期Tで断続させる変調をかけた高周波電力を、前述した放電電極8とホルダ兼電極6との間に供給するようにしている。

【0015】この元となる高周波信号は、例えば従来例と同様に13.56MHzの正弦波信号であるが、これに限定されるものではない。

【0016】更に、ホルダ兼電極6とアース間にバイアス電源24を挿入して、これによってホルダ兼電極6に、例えば図2に示すように、上記高周波電力の断続に同期して断続する負のバイアス電圧を印加するようにしている。このバイアス電圧のオン期間は高周波電力のオン期間 $t_1$ 内にあり、バイアス電圧は高周波電力のオフと同時にオフする。

【0017】この負のバイアス電圧の大きさは、例えば10V~1KVの範囲内にする。

【0018】原料ガス16に例えば $\text{SiH}_4 + \text{He}$ の混合ガスを用いた場合、プラズマ18中には、良質なシリコン膜を形成するのに寄与する比較的寿命の長い $\text{SiH}_3$ ラジカルと、膜形成に不必要でパーティクルの原因となる比較的寿命の短い $\text{SiH}_2$ ラジカル、 $\text{SiH}$ ラジカルとが混在する。そこで上記のような断続変調をかけた高周波電力を用いると、高周波電力のオン期間 $t_1$ （図2参照）中に発生したラジカルの内、比較的寿命の長い $\text{SiH}_3$ ラジカルはオフ期間 $t_2$ 中も持続するが、比較的寿命の短い $\text{SiH}_2$ ラジカル、 $\text{SiH}$ ラジカルはオフ期間 $t_2$ になると短時間に消滅する。これにより、良質な膜形成に寄与するラジカルの優先生成および不必要なラジカルの抑制が可能になり、パーティクルの発生を抑制することができる。

【0019】また、ホルダ兼電極6に上記のような負のバイアス電圧を印加することにより、基体2の表面近傍にできるシース領域内のイオン（例えばHeイオン）がバイアス電圧によって加速されて基体2の表面に衝突するので、即ちイオン照射のような作用をするので、このイオンのエネルギーによって、低温成膜においても、基体2の表面の膜の結晶化を促進させることができる。

【0020】まとめると、上記のような高周波電力とバイアス電圧とを用いることにより、次のようなA、B、Cの3領域が形成される。これは図2中のA、B、Cに対応している。

【0021】A領域：不要ラジカル成分が抑制された良質ラジカルのみによる成膜領域  
B領域：負バイアス電圧によるイオン照射、結晶化領域  
C領域：不要ラジカル成分を消滅させるためのプラズマ消滅領域

【0022】このような3領域の連続により、A領域での例えば1nm以下の成膜、B領域での当該成膜層の結晶化、C領域での不要ラジカル成分消滅が繰り返されることになる。

【0023】上記の場合、高周波電力の変調の周波数

4

( $1/T$ )は、ラジカルの寿命が一般的にmsecオーダーであることから、100Hz~1KHzの範囲内を選ぶのが好ましい。

【0024】また、当該変調のデューティ比（図2中の $t_1/T$ ）は、10~90%の範囲内を選ぶのが好ましい。

【0025】また、高周波電力のオン時点からバイアス電圧のオン時点までの遅延時間 $t_3$ （図2参照）は、高周波電力のオン期間 $t_1$ の10~90%の範囲内を選ぶのが好ましい。

【0026】上記のような成膜方法の特徴を列挙すると次のとおりである。

【0027】① 従来のプラズマCVD法では形成不可能な低い成膜温度で結晶化薄膜を形成することが可能である。

【0028】② ラジカルの制御が可能であるため、パーティクルの少ない結晶化薄膜の形成が可能である。

【0029】③ 多結晶膜を得るための後処理（高温アニール、レーザーアニール等）が不必要になり、そのぶん工程を簡略化することができる。

【0030】④ 仮にホルダ兼電極6に連続したバイアス電圧を印加すると、基体2や膜が絶縁物の場合、イオンの入射によって膜表面が帯電してイオン照射ができなくなるが、上記のようにバイアス電圧を断続させる場合はそれによって膜表面の電荷を逃がすことができるので、安定したイオン照射が可能になる。

【0031】⑤ ホルダ兼電極6に印加する負のバイアス電圧の大きさを選ぶことにより、膜の結晶化に必要なイオン照射エネルギーを確保すると共に、プラズマ18中に存在する高速電子による膜内の損傷発生を防ぐことができる。

【0032】⑥ 非常に薄い膜の形成とそれの結晶化とが繰り返されることになるので、熱処理による結晶化に比べて、膜表面の平滑性が大幅に向上する。

【0033】より具体的な実施例を説明すると、次のような条件で基体2の表面にシリコン膜を形成した。

【0034】基体2：100mm角基板  
電極6、8のサイズ：300mm角  
基板と電極8間の距離：50mm  
原料ガス16：10% $\text{SiH}_4/\text{He}$   
成膜時の真空容器内ガス圧： $5 \times 10^{-3} \text{ Torr}$   
基板温度：250℃  
元となる高周波周波数：13.56MHz  
断続変調の周波数：800Hz  
デューティ比：20%

高周波電力の大きさ：200W  
負バイアス電圧の遅延時間 $t_3$ ：0.3msec  
負バイアス電圧の大きさ：100V

【0035】その結果、平滑性が従来の約100分の1（小さいほど平滑性が良い）で膜質も良好な多結晶シリ

コン膜が形成できた。

【0036】

【発明の効果】以上のようにこの発明によれば、上記のような断続変動をかけた高周波電力を用いることで、良質な膜形成に寄与するラジカルの優先生成および不必要なラジカルの抑制が可能になり、パーティクルの発生を抑制することができる。

【0037】しかも、ホルダ兼電極に上記のような負のバイアス電圧を印加することで、基体の表面近傍にできるシース領域内のイオンが膜に衝突するエネルギーを利用して、低温成膜においても、膜の結晶化を促進させることができる。その結果、多結晶膜を得るための後処理が不要になり、そのぶん工程を簡略化することができる。

【0038】また、非常に薄い膜の形成とその結晶化とが繰り返されることになるので、熱処理による結晶化に比べて、膜表面の平滑性が良好な結晶化薄膜を形成す

ることができる。

【図面の簡単な説明】

【図1】この発明の実施に用いたプラズマCVD装置の一例を示す概略図である。

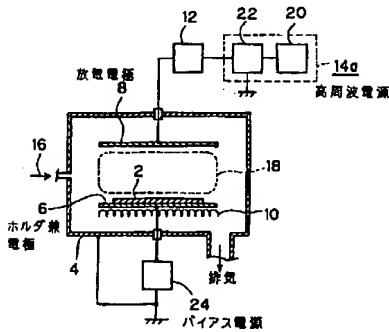
【図2】図1の装置における高周波電力とバイアス電圧の一例を示す図である。

【図3】従来のプラズマCVD装置の一例を示す概略図である。

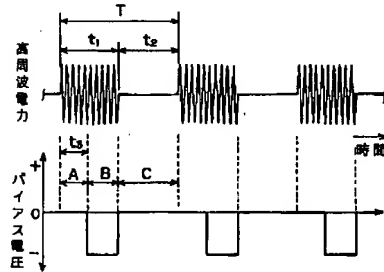
【符号の説明】

- 2 基体
- 4 真空容器
- 6 ホルダ兼電極
- 8 放電電極
- 14 a 高周波電源
- 18 プラズマ
- 24 バイアス電源

【図1】



【図2】



【図3】

